

This Page Is Inserted by IFW Operations  
and is not a part of the Official Record

## **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning documents *will not* correct images,  
please do not report the images to the  
Image Problem Mailbox.**

**(54) MOUNTING METHOD OF MULTICHIIP PACKAGE:**

(11) 58-96756 (A) (43) 8.6.1983 (19) JP

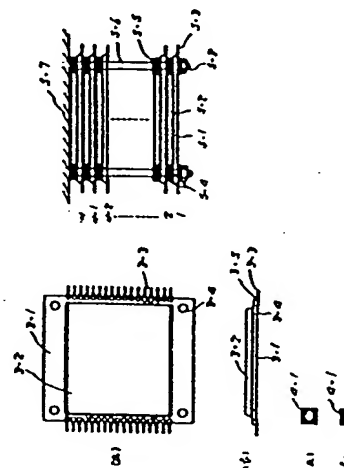
(21) Appl. No. 56-194428 (22) 4.12.1981

(71) TOKYO SHIBAURA DENKI K.K. (72) YOSHITAKA FUKUOKA

(51) Int. Cl. H01L23/32, H01L23/02

**PURPOSE:** To perform mounting of the multichip packages having favorable efficiency by a method wherein penetrating holes of resin blocks are positioned to penetrating holes of two or more provided at the circumferential part of the respective multichip packages, and metal bars are inserted therein to be supported and to be fixed to a case body.

**CONSTITUTION:** IC's are supported to be fixed to a substrate 3-1, and are sealed airtightly by a cap 3-2. Input-output terminals 3-3 are soldered with silver solder 3-5 outwardly and in parallel with the face of the substrate. The penetrating holes 3-4 are provided in the substrate 3-1 at the circumference of the cap 3-2. Penetrating holes 4-1 of the same diameter with the hole 3-4 of the substrate 3-1 are provided in the resin blocks of Teflon, etc., having a little elasticity, and utilizing the holes 4-1 of the blocks 5-5 thereof and the holes 3-4 of the substrate, the rigid body bars 5-6 of metal, etc., are inserted using the blocks 5-5 as the interlayer insulators, and the tips are fixed by screws to the case body 5-7. By this constitution, the multichip packages of a large number can be mounted having favorable efficiency and in high density to the case body having a space in the perpendicular direction.



⑨ 日本国特許庁 (JP)

⑩ 特許出願公開

⑪ 公開特許公報 (A)

昭58-96756

⑫ Int. Cl.  
H.01.L. 23/32  
23/02

識別記号

庁内整理番号  
6240-5F  
7738-5F

⑬ 公開 昭和58年(1983)6月8日

発明の数 1  
審査請求 未請求

(全 5 頁)

⑭ マルチチップパッケージの実装方法

⑮ 特 願 昭56-194428

⑯ 出 願 昭56(1981)12月4日

⑰ 発 明 者 福岡義孝

川崎市幸区小向東芝町1 東京芝

浦電気株式会社総合研究所内

⑱ 出 願 人 東京芝浦電気株式会社

川崎市幸区堀川町72番地

⑲ 代 理 人 弁理士 則近憲佑 外1名

発明の名称

① マルチチップパッケージの実装方法

② 特許請求の範囲

(1) 配線基板上に複数個の電子的機能要素をチップとして実装し、当該配線基板の周辺部に電子的機能要素であるチップ部品塔表面に平行に配線基板の外向きに入出力端子を形成し、全体を気密封止べくキャップ等の基体を搭載したマルチチップパッケージの実装方法に於て、前記第1の配線基板の気密封止べく形成されたキャップ等の基体の側部の周辺部の少なくとも2ヶ所以上に通孔を設け、第2～第Nの配線基板の周辺部にも第1の配線基板と同一箇所に同一サイズの通孔を設け、等の通孔よりも大きな大きさを有し、それ等とほぼ同一サイズの孔を具備してなる高弾力性のブロックを各々の配線基板間及び配線

基板と配線基板の基体との間に挿入し、第1から第Nまでの配線基板のすべての通孔と、各々の配線基板間及び配線基板と配線基板等の基体との間に挿入した各々のブロックのすべての通孔とを互に通する様な少なくとも2本以上の剛体棒を、前記すべての通孔に挿入し、その剛体棒の先端部を配線基板等の基体に固着せしめる事により、第1から第Nまでのマルチチップパッケージを支持固定せしめる事を特徴とするマルチチップパッケージの実装方法。

(2) 配線基板の基体に支持固定された第1～第Nまでの各々のマルチチップパッケージの配線基板の電子的機能要素であるチップ部品塔表面と平行に配線基板の外向きに形成された前記各々の入出力端子の存在している位置と同一位置に配線要素を有する入出力端子の大きさより多少大きめの通孔を有し、特定の回路機能を有すべく配線を形成したフレキシブル配線基板を形成し、該フレキシブル配線基板を第1～第Nのマルチチップパッケージの各々の入出力端子に挿入し、接合する事により、第1～第Nまでのマルチチップパッケージ相互間の電

電気的接続を形成する事を特徴とする前記特許請求の範囲第1項記載のマルチチップパッケージの実装方法。

(3) 前記多小導力性を有するブロックがブロック形状ではなく、前記配線基板のキャップ等の基板の周辺部に設けた少なくとも2ヶ所以上の通孔と同一位置にはほぼ同一の大きさの通孔を設け、前記気密封止すべきキャップ等の基板の周辺を囲む様な環状構造を有する事を特徴とする前記特許請求の範囲第1項記載のマルチチップパッケージの実装方法。

### 3. 発明の詳細な説明

#### 発明の成する技術分野

本発明は、配線基板上に複数個の電子的機能要素をチップ状態で実装し、全体を気密封止すべくキャップ等の基板を装着したマルチチップパッケージの実装方法に関するものである。

#### 従来技術とその問題点

近年、電子機器の小型、軽量化、高速化、高信頼性化の要求が著しく高まって来たり、それ等

の要求を満足すべく例えばアルミナセラミック基板上に導体ペースト及び絶縁体ペーストを印刷成膜、焼成を繰り返して、積層する事により特定の回路機能を持たせる所謂厚膜配線基板法、あるいはグリーンシート上に導体ペーストと絶縁体ペーストを乾燥状態で繰り返し積層した後、還元雰囲気中で同時焼成する事により特定の回路機能を持たせる所謂印刷積層ノドライズセラミック基板法、あるいはグリーンシートに金型パンチング等により通孔を形成し、その上に導体ペーストを印刷、乾燥し、それ等のグリーンシートを複数枚重ねて配線基板となし、これを還元雰囲気中で同時焼成する事により形成した高密度配線基板上に1チップのチップ部品、ICチップ等のチップ部品を複数個実装し、全体を気密封止する所謂マルチチップパッケージ法が知られており、技術が開発されつつある。

この様なマルチチップパッケージの外観構造は、第1図に示す如く高密度配線基板1-1上(パッド所)の通孔を示

パッケージの配線基板1-2の周

する場合には、以下、本発明の発明によるマルチチップパッケージの構成を説明する。第3図は、本発明によるマルチチップパッケージの構成を示す。また、本発明によるマルチチップパッケージの構成を示す。また、本発明によるマルチチップパッケージの構成を示す。

(3)

例えばハンダ付けあるいはウエルディング等により支持固定されたキャップ等の基板1-2、及び配線基板1-1の周辺部に例えばハンダ付けあるいは銀ろう付け等により形成された入出力端子1-3から構成されている。図に示して1-4は電子的機能要素であるICチップを、1-5は同じくコンデンサチップを示してあり、また1-6は、それ等のICチップ1-5と配線基板1-1との電気的接続を形成する例えばAu線等のワイヤーを示している。この様なマルチチップパッケージを複数個使用して1つのシステムを形成するわけであるが、この様な場合、従来第2図(4)は平面図、(5)は側面図)に示す如く所謂プリント配線基板2-1上に第1図に示すマルチチップパッケージの入出力端子1-3を折り曲げ成形し、その入出力端子2-3を前記プリント配線基板2-1のスキーム内に挿入し、例えばハンダ付け2-5等で支持固定する事によりマルチチップパッケージを複数個プリント配線基板上に実装し、各々のマルチチップパッケージの電気的接続を形

成する事により1つのシステムを形成していたマルチチップパッケージに代わって、2-1はマルチチップパッケージの配線基板、2-2は気密封止用のキャップ等の基板をそれぞれ示している。しかしながらこの方法では、形成すべき1つのシステムを組み立てるに際して、配線基板の平面的な面積が前記マルチチップパッケージ(第1図)を複数個搭載できるだけの面積を有する場合に問題はないが、前記配線基板の平面的な面積がマルチチップパッケージ(第1図)の平面的な面積とは異なる面積を有する場合には、その基板等の基板内に前記マルチチップパッケージを実装する事は、なほ困難であり成すべくもなかった。

#### 発明の目的

本発明はこの様な事情を考慮して成されたものであり、その目的とする所は、平面的な面積を有する基板等の基板に効率的に数多くのマルチチップパッケージを実装する方法を提供する事にある。尚、本発明は前記基板等の基板の平面的な面積を有する平面と垂直な方向には、前記マルチ

パッケージの配線基板1-2の周  
の基板1-2の周  
する場合には、  
発明の実施例  
以下、本発明の  
説明する。第3図  
発明によるマルチ  
ものであり、3-  
チップ等のチップ  
3-2はそれらの  
別、乾燥し、それ  
グリーンシートを  
重ねて配線基板3-  
重ね合わせ加圧し  
還元雰囲気中で同  
特定の回路機能を持  
形成した高密度配  
チップのチップ部  
複数個実装し、全  
気密封止する所謂  
パッケージ法が知  
技術が開発されつ  
本発明によるマ  
マルチチップパケ  
形成された少なく  
及び全体を気密封  
パッド所)の通孔  
示す。

(5)

(6)

ナチップ等の基体と配線基板とを印刷成形により特定の図

に形成した後、最元部を規定の回路機能を持た

ズドセラミック基板

に金属パッド等

に基体ベースを印刷

シートを直接積層

すことにより同時に形成

を持たせる所を得るソー

成密度配線基板上に

複数個実装し、全体を

チップパッケージング

パッケージの外観構造と

高密度配線基板1-1

に配線基板1-1上の

システムを形成していた

チップパッケージ

の止用キャップ等の

。しかしながらこの際

一つのシステムを組める

な面積が配線基板の

を複数枚積層しても、

問題は、前記配線

がチップパッケージ

面積とは異なる面積

その基板等の基体内に

パッケージを実装する

に不向きであった。

この問題を克服して成

する所は、平面的な

効果が高く、多量の

なる方法を提供する

内等の基体の平面的

方向には、前記

パッケージの配線基板1-1の厚さとキャップ等の

の基体1-2の高さの和の倍のスペースが存在

する様な場合に特に有効である。

発明の実施例

以下、本発明の一実施例を図面を参照しながら

説明する。第1図(4)平面図、(5)側面図)は、本

発明によるマルチチップパッケージの構造を示す

ものであり、3-1は電子的機能要素であるIC

チップ等のチップ部品は支持固定する配線基板、

3-2はそれらのチップ部品全体を気密封止すべ

(配線基板3-11上にハンダ付けあるいはウエ

ディング等の手段により形成されたキャップ等の

基体を示す。また3-3は、マルチチップパケ

ージのチップ部品搭載面に平行に外向きにハン

ダ付けあるいは銀ロー3-5付け等の手段により形

成された入出力端子を示すものである。また3-

4は本発明による気密封止すべく形成されたキャ

ップ等の基体3-2の周辺部の配線基板3-1に

形成された少なくとも2ヶ所以上(図においては

2ヶ所)の通孔を示している。第4図(4)は平面図、

(5)は側面図)は、本発明による配線基板3-1を

通つける事のない様な多少弾力性を有する例えば

テフロン等の樹脂ブロックを示してあり、その例

えばテフロン等の樹脂ブロックには、前記配線基

板3-1の周辺部に形成された通孔3-4とはほぼ

同一サイズの通孔4-1が形成されている。第5

図は本発明によるマルチチップパッケージ(第3

図)を基板等の基体5-7に実装した実装方法を

示す側面図である。すなわち第1のマルチチップ

パッケージから第Nのマルチチップパッケージの

各々の間及び第Nのマルチチップパッケージと基

体との間、前記マルチチップパッケージの周辺

部に設けた少なくとも2ヶ所以上の通孔3-4の

存在する位置に前記例えばテフロン等の樹脂ブ

(7)

(8)

の入出力端子5-3間の電気的接続が形成され得るであろう。

#### 発明の効果

本発明を採用する事により、平面的には小さな面積しか有さないが、それに垂直な方向にはある程度のスペースを有する立体等の基体に多数のマルチチップパッケージを効果よく非常に高密度に実装する事が可能と成った。

#### 発明の実施例

尚、本発明の一実施例の図面による説明で、第4図の例えばテフロン等の樹脂ブロックは、第6図(4)平面図、(5)側面図)に示す如く、前記マルチチップパッケージの気密封止すべく形成されたキャップ等の基体の周囲を囲む様な環状構造としてもよい。但し通孔6-1は、マルチチップパッケージの配線基板の周辺部に設けた通孔と同一位置にほぼ同一サイズで形成する事が必要である。また、本発明のマルチチップパッケージの配線基板及び気密封止すべくキャップ等の基体は、すべて長方形にて説明して来たが、これは円形あるい

(9)

入出力端子。

2-4…プリント配線基板。

3-4, 5-4...本発明により形成されたマルチチップパ  
ッケージ用配線基板周辺の通孔。

5-6 …本発明による金属等の剛体棒、

5-7 … 腹体等の基体。

代理人 弁理士 則 近 藤 佑  
( 役 員 1 名 )

3

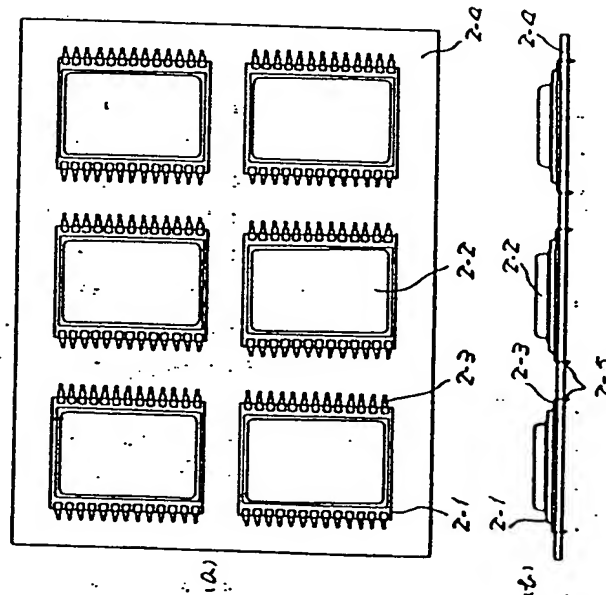
(a)

(七)

DE 4 19

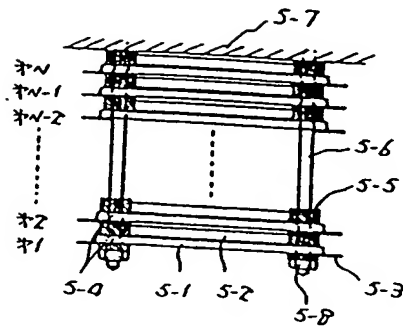
(a)

٤١





第 5 圖



第 6 圖

